

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年 7月31日

出 願 番 号

Application Number:

特願2002-223162

[ST.10/C]:

[JP2002-223162]

出 願 人

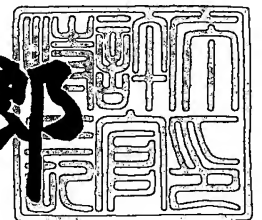
Applicant(s):

セイコーエプソン株式会社

2003年 5月27日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3039364

【書類名】 特許願

【整理番号】 J0091878

【提出日】 平成14年 7月31日

【あて先】 特許庁長官殿

【国際特許分類】 G09G 3/30

【発明者】

【住所又は居所】 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

【氏名】 河西 利幸

【特許出願人】

【識別番号】 000002369

【氏名又は名称】 セイコーエプソン株式会社

【代理人】

【識別番号】 100095728

【弁理士】

【氏名又は名称】 上柳 雅誉

【連絡先】 0 2 6 6 - 5 2 - 3 1 3 9

【選任した代理人】

【識別番号】 100107076

【弁理士】

【氏名又は名称】 藤綱 英吉

【選任した代理人】

【識別番号】 100107261

【弁理士】

【氏名又は名称】 須澤 修

【手数料の表示】

【予納台帳番号】 013044

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0109826

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 電子回路、電子回路の駆動方法、電気光学装置、電気光学装置の駆動方法及び電子機器

【特許請求の範囲】

【請求項 1】 第 1 のトランジスタと、

前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、

前記容量素子に保持された電荷量に基づいて導通状態が制御される第 2 のトランジスタと、

前記導通状態に相對した電流レベルを有する電流が供給される電子素子とを備えた回路部に、

前記回路部に対して第 1 の駆動電圧を供給する第 1 の手段と、

前記回路部に対して第 2 の駆動電圧を供給する第 2 の手段とを有することを特徴とする電子回路。

【請求項 2】 請求項 1 に記載の電子回路において、

前記第 1 の駆動電圧は、前記第 2 の駆動電圧より高い電圧であり、

前記第 1 の手段は、少なくとも前記第 1 のトランジスタを介して容量素子に電気信号を供給する期間において、前記第 1 の駆動電圧を供給するとともに、前記第 2 の手段は、少なくとも前記第 2 のトランジスタを介して前記電子素子に導通状態に相對した電流量を供給する期間において、前記第 2 の駆動電圧を供給することを特徴とする電子回路。

【請求項 3】 第 1 のトランジスタと、

前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、

前記容量素子に保持された電荷量に基づいて導通状態が制御される第 2 のトランジスタと、

前記導通状態に相對した電流レベルを有する電流が供給される電子素子とを有した複数の単位回路を備えた電子回路において、

前記単位回路の各々は、

前記第 2 のトランジスタと接続され、同第 2 のトランジスタに対して第 1 の駆動電圧を供給する第 1 の手段と、

前記第 2 のトランジスタと接続され、同第 2 のトランジスタに対して第 2 の駆動電圧を供給する第 2 の手段と
を有することを特徴とする電子回路。

【請求項 4】 第 1 のトランジスタと、

前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、

前記容量素子に保持された電荷量に基づいて導通状態が制御される第 2 のトランジスタと、

前記導通状態に相對した電流レベルを有する電流が供給される電子素子と
を有した複数の単位回路を備えた電子回路において、

前記単位回路の各々の前記第 2 のトランジスタと共通して接続され、前記各第 2 のトランジスタに対して第 1 の駆動電圧を供給する第 1 の手段と、

前記単位回路の各々の前記第 2 のトランジスタと共通して接続され、同第 2 のトランジスタに対して第 2 の駆動電圧を供給する第 2 の手段と
を有することを特徴とする電子回路。

【請求項 5】 請求項 1 乃至 4 のいずれか 1 つに記載の電子回路において、
前記電子素子は、電流駆動素子であることを特徴とする電子回路。

【請求項 6】 請求項 5 に記載の電子回路において、
前記電流駆動素子は、E L 素子であることを特徴とする電子回路。

【請求項 7】 第 1 のトランジスタと、前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態が制御される第 2 のトランジスタと、前記導通状態に相對した電流量が供給される電子素子とを備えた電子回路の駆動方法において

、
前記第 1 のトランジスタを介して容量素子に電気信号を供給する期間において、前記電子回路に第 1 の駆動電圧を供給するとともに、前記第 2 のトランジスタを介して前記電子素子に導通状態に相對した電流量を供給する期間において、前

記第 1 の駆動電圧より低い電圧の第 2 の駆動電圧を供給することを特徴とする電子回路の駆動方法。

【請求項 8】 請求項 7 に記載の電子回路の駆動方法において、
前記電子素子は、電流駆動素子であることを特徴とする電子回路の駆動方法。

【請求項 9】 請求項 8 に記載の電子回路の駆動方法において、
前記電流駆動素子は、E L 素子であることを特徴とする電子回路の駆動方法。

【請求項 1 0】 第 1 のトランジスタと、
前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、

前記容量素子に保持された電荷量に基づいて導通状態が制御される第 2 のトランジスタと、

前記導通状態に相対した電流量が供給される電気光学素子と
を備えた電子回路を有する電気光学装置であって、

前記電子回路には、
前記電子回路に対して第 1 の駆動電圧を供給する第 1 の手段と、
前記電子回路に対して第 2 の駆動電圧を供給する第 2 の手段と
を有することを特徴とする電気光学装置。

【請求項 1 1】 請求項 1 0 に記載の電気光学装置において、
前記第 1 の駆動電圧は、前記第 2 の駆動電圧より高い電圧であり、
前記第 1 の手段は、少なくとも前記第 1 のトランジスタを介して容量素子に電気信号を供給する期間において、前記第 1 の駆動電圧を供給するとともに、前記第 2 の手段は、少なくとも前記第 2 のトランジスタを介して前記電気光学素子に導通状態に相対した電流量を供給する期間において、前記第 2 の駆動電圧を供給することを特徴とする電気光学装置。

【請求項 1 2】 第 1 のトランジスタと、
前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、

前記容量素子に保持された電荷量に基づいて導通状態が制御される第 2 のトランジスタと、

前記導通状態に相対した電流レベルを有する電流が供給される電気光学素子とを有した複数の単位回路を備えた電気光学装置において、

前記単位回路の各々は、

前記第2のトランジスタと接続され、同第2のトランジスタに対して第1の駆動電圧を供給する第1の手段と、

前記第2のトランジスタと接続され、同第2のトランジスタに対して第2の駆動電圧を供給する第2の手段と

を有することを特徴とする電気光学装置。

【請求項13】 第1のトランジスタと、

前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、

前記容量素子に保持された電荷量に基づいて導通状態が制御される第2のトランジスタと、

前記導通状態に相対した電流レベルを有する電流が供給される電気光学素子とを有した複数の単位回路を備えた電気光学装置において、

前記単位回路の各々の前記第2のトランジスタと共通して接続され、前記各第2のトランジスタに対して第1の駆動電圧を供給する第1の手段と、

前記単位回路の各々の前記第2のトランジスタと共通して接続され、同第2のトランジスタに対して第2の駆動電圧を供給する第2の手段とを有することを特徴とする電気光学装置。

【請求項14】 請求項10乃至13のいずれか1つに記載の電気光学装置において、

前記電気光学素子は、有機EL素子であることを特徴とする電気光学装置。

【請求項15】 第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態が制御される第2のトランジスタと、前記導通状態に相対した電流量が供給される電気光学素子とを備えた電気光学装置の駆動方法において、

前記第1のトランジスタを介して容量素子に電気信号を供給する期間において

、前記電気光学装置に第 1 の駆動電圧を供給するとともに、前記第 2 のトランジスタを介して前記電気光学素子に導通状態に相對した電流量を供給する期間において、前記第 1 の駆動電圧より低い電圧の第 2 の駆動電圧を供給することを特徴とする電気光学装置の駆動方法。

【請求項 1 6】 請求項 1 5 に記載の電気光学装置の駆動方法において、前記電気光学素子は、有機 E L 素子であることを特徴とする電気光学装置の駆動方法。

【請求項 1 7】 請求項 1 乃至 6 のいずれか 1 つに記載の電子回路を実装したことを特徴とする電子機器。

【請求項 1 8】 請求項 1 0 乃至 1 4 のいずれか 1 つに記載の電気光学装置を実装したことを特徴とする電子機器。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は、電子回路、電子回路の駆動方法、電気光学装置、電気光学装置の駆動方法及び電子機器に関するものである。

【 0 0 0 2 】

【従来の技術】

近年、電流駆動素子として有機 E L 素子を用いた電気光学装置が開発されている。前記有機 E L 素子は自発光素子であるためバックライトが不要なので、消費電力、視野角、コントラスト比等といった点で、他の電気光学装置と較べて優れた表示品質を有する電気光学装置を実現できるものと期待されている。

【 0 0 0 3 】

この種の電気光学装置においては、その表示パネル部に前記有機 E L 素子を制御するための画素回路がマトリクス状に配設されているアクティブマトリクス型と呼ばれるものがある。アクティブマトリクス型電気光学装置の画素回路は、その内部に有機 E L 素子を制御するためのトランジスタを備えている。そして、前記表示パネル部にて表示を実行させるためのデータ信号がデータ線駆動回路から各画素回路に供給されると、各画素回路は、そのデータ信号に基づいて前記トラ

ンジスタの導通状態を制御して前記有機EL素子を制御するようになっている。

【0004】

図10は、従来の画素回路の一例を示す回路図である。画素回路80は、前記データ信号が電圧信号である電圧プログラム方式の画素回路である。画素回路80は、第1及び第2トランジスタ81、82と、コンデンサ83と、有機EL素子84とから構成されている。第1トランジスタ81はpチャネルFETであり、第2トランジスタ82はnチャネルFETである。

【0005】

第1トランジスタ81は、有機EL素子84に供給される駆動電流 I_d を制御するためのトランジスタである。第1トランジスタ81は、そのソースが、駆動電圧 V_{dd} を有する駆動電源部85に接続されている。第1トランジスタ81のドレインは、有機EL素子84に接続されている。第1トランジスタ81のゲートは、第2トランジスタ82のドレインに接続されている。尚、駆動電圧 V_{dd} の大きさは、有機EL素子84の輝度階調のレンジに応じて予め設定されている。

【0006】

第2トランジスタ82は、スイッチングトランジスタとして機能するトランジスタである。第2トランジスタ82のソースはデータ線Uに接続されている。データ線Uは、前記データ信号であるデータ電圧 V_d を供給するデータ線駆動回路に接続されている。第2トランジスタ82のゲートは、走査線Sに接続されている。第2トランジスタ82は、走査線Sを介して走査線駆動回路から供給される走査信号に基づいてオン・オフ制御されるようになっている。

【0007】

コンデンサ83は、第1トランジスタ81のゲート／ソース間に接続されている。コンデンサ83は、第2トランジスタ82を介してデータ線Uに電氣的に接続されている。コンデンサ83は、第2トランジスタ82がオン状態となることによって、データ線Uを介して前記データ電圧 V_d に応じた電荷量が充電されるようになっている。

【0008】

このように構成された画素回路 8 0 において、まず、前記走査線駆動回路から走査線 S を介して第 2 トランジスタ 8 2 のゲートに、同第 2 トランジスタ 8 2 を所定のデータ書き込み期間でオン状態にする走査信号が供給される。すると、第 2 トランジスタ 8 2 がオン状態となり、データ線 U を介して前記データ書き込み期間内にコンデンサ 8 3 にデータ電圧 V_d に応じた電荷量が充電される。そして、前記データ書き込み期間が終了した後に、第 2 トランジスタ 8 2 のゲートに走査線駆動回路から走査線 S を介して同第 2 トランジスタ 8 2 を所定の発光期間内でオフ状態する走査信号が供給される。すると、第 2 トランジスタ 8 2 がオフ状態となり、第 1 トランジスタ 8 1 のコンデンサ 8 3 に充電された電荷量に応じた充電電圧 V_o に基づいて第 1 トランジスタ 8 1 の導通状態が制御される。そして、第 1 トランジスタ 8 1 は、前記充電電圧 V_o に応じた駆動電流 I_d が生成され、その駆動電流 I_d が有機 EL 素子 8 4 に供給される。その結果、この駆動電流 I_d に応じて前記有機 EL 素子 8 4 の輝度階調が制御される。

【 0 0 0 9 】

このとき、第 1 トランジスタ 8 1 は、飽和領域で動作するように設定されている。従って、第 1 トランジスタ 8 1 の飽和領域での駆動電流 I_d は以下の式で表される。

【 0 0 1 0 】

$$I_d = (1/2) \beta_o (V_o - V_{th})^2$$

ここで、 β_o は、第 1 トランジスタの利得係数であって、第 1 トランジスタのキャリアの移動度を μ 、ゲート容量を A、チャネル幅を W、チャネル長を L で表すと、利得係数 β_o は、 $\beta_o = (\mu A W / L)$ で表わされる定数である。又、 V_{th} は、第 1 トランジスタの閾値電圧である。

【 0 0 1 1 】

つまり、駆動電流 I_d は、駆動電圧 V_{dd} とは直接的には関係なく、前記充電電圧 V_o で決定される。

又、有機 EL 素子 8 4 にて消費される消費電力 P_o は、以下の式で与えられる。

【 0 0 1 2 】

$$P_o = I_d \cdot V_{dd}$$

$$= (1/2) \beta_o (V_o - V_{th})^2 \cdot V_{dd}$$

従って、消費電力 P_o は、コンデンサ 73 に充電される充電電圧 V_o と駆動電圧 V_{dd} で決定されることとなる。

【0013】

【発明が解決しようとする課題】

しかしながら、近年、有機 EL 素子 84 を用いた電気光学装置において、高精細化に伴って有機 EL 素子 84 のコントラストを向上させることが考えられる。有機 EL 素子 84 のコントラストを向上させるためには、前記駆動電圧 V_{dd} を高く設定することで、有機 EL 素子 74 の輝度階調のレンジを大きくする必要がある。その結果、前記消費電力 P_o が増大することとなる。これは、特に、高い表示品質を有する電気光学装置や大型の表示パネル部を有する電気光学装置に対しては顕著になる。

【0014】

本発明は上記問題点を解消するためになされたものであって、その目的は、大きなレンジを実現するための充電電圧を容量素子に供給することができるとともに、電子素子の消費電力を低減させることができる電子回路、電子回路の駆動方法、電気光学装置、電気光学装置の駆動方法及び電子機器を提供することにある。

【0015】

【課題を解決するための手段】

本発明における電子回路は、第 1 のトランジスタと、前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態が制御される第 2 のトランジスタと、前記導通状態に相対した電流レベルを有する電流が供給される電子素子とを備えた回路部に、前記回路部に対して第 1 の駆動電圧を供給する第 1 の手段と、前記回路部に対して第 2 の駆動電圧を供給する第 2 の手段とを有する。

【0016】

これによれば、電気信号に相対した電荷量を容量素子に保持させる場合と、前

記容量素子に保持された電荷量に基づいて第2のトランジスタの導通状態を制御させる場合とで、回路部に供給する駆動電圧を区別して供給することができる。

【0017】

この電子回路において、前記第1の駆動電圧は、前記第2の駆動電圧より高い電圧であり、前記第1の手段は、少なくとも前記第1のトランジスタを介して容量素子に電気信号を供給する期間において、前記第1の駆動電圧を供給するとともに、前記第2の手段は、少なくとも前記第2のトランジスタを介して前記電子素子に導通状態に相對した電流量を供給する期間において、前記第2の駆動電圧を供給する。

【0018】

これによれば、容量素子に電気信号に對應した電荷量を高速で供給することができるとともに、電子素子にて消費される消費電力を低減させることができる。

本發明における電子回路は、第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態が制御される第2のトランジスタと、前記導通状態に相對した電流レベルを有する電流が供給される電子素子とを有した複数の単位回路を備えた電子回路において、前記単位回路の各々は、前記第2のトランジスタと接続され、同第2のトランジスタに對して第1の駆動電圧を供給する第1の手段と、前記第2のトランジスタと接続され、同第2のトランジスタに對して第2の駆動電圧を供給する第2の手段とを有する。

【0019】

これによれば、容量素子に電気信号に對應した電荷量を高速で供給することができるとともに、電子素子にて消費される消費電力を低減させる単位回路をそれぞれ有した電子回路を提供することができる。

【0020】

本發明における電子回路は、第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態が制御される第2のトランジスタと、前記導通状態に相對した電流レベルを有する電流が供給される電子素子とを有した

複数の単位回路を備えた電子回路において、前記単位回路の各々の前記第2のトランジスタと共通して接続され、前記各第2のトランジスタに対して第1の駆動電圧を供給する第1の手段と、前記単位回路の各々の前記第2のトランジスタと共通して接続され、同第2のトランジスタに対して第2の駆動電圧を供給する第2の手段とを有する。

【0021】

これによれば、従来の単位回路を使用しつつ前記単位回路に対して外部から容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、電子素子にて消費される消費電力を低減させることができる電子回路を提供することができる。

【0022】

この電子回路において、前記電子素子は、電流駆動素子である。

これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、電流駆動素子にて消費される消費電力を低減させることができる。

【0023】

この電子回路において、前記電流駆動素子は、EL素子である。

これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、EL素子にて消費される消費電力を低減させることができる。

【0024】

本発明の電子回路の駆動方法は、第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態が制御される第2のトランジスタと、前記導通状態に相対した電流量が供給される電子素子とを備えた電子回路の駆動方法において、前記第1のトランジスタを介して容量素子に電気信号を供給する期間において、前記電子回路に第1の駆動電圧を供給するとともに、前記第2のトランジスタを介して前記電子素子に導通状態に相対した電流量を供給する期間において、前記第1の駆動電圧より低い電圧の第2の駆動電圧を供給する。

【0025】

これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、電子素子にて消費される消費電力を低減させることができる電子回路を駆動させることができる。

【 0 0 2 6 】

この電子回路の駆動方法において、前記電子素子は、電流駆動素子である。

これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、電流駆動素子にて消費される消費電力を低減させることができる電子回路を駆動させることができる。

【 0 0 2 7 】

この電子回路の駆動方法において、前記電流駆動素子は、E L素子である。

これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、E L素子にて消費される消費電力を低減させることができる電子回路を駆動させることができる。

【 0 0 2 8 】

本発明の電気光学装置は、第1のトランジスタと、前記第1のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態が制御される第2のトランジスタと、前記導通状態に相對した電流量が供給される電気光学素子とを備えた電子回路を有する電気光学装置であって、前記電子回路には、前記電子回路に対して第1の駆動電圧を供給する第1の手段と、前記電子回路に対して第2の駆動電圧を供給する第2の手段とを有する。

【 0 0 2 9 】

これによれば、電気信号に対応した電荷量を容量素子に保持させる場合と、前記容量素子に保持された電荷量に基づいて第2のトランジスタの導通状態を制御させる場合とで、回路部に供給する駆動電圧を區別して供給することができる電気光学装置を提供することができる。

【 0 0 3 0 】

この電気光学装置において、前記第1の駆動電圧は、前記第2の駆動電圧より高い電圧であり、前記第1の手段は、少なくとも前記第1のトランジスタを介し

て容量素子に電気信号を供給する期間において、前記第 1 の駆動電圧を供給するとともに、前記第 2 の手段は、少なくとも前記第 2 のトランジスタを介して前記電気光学素子に導通状態に相對した電流量を供給する期間において、前記第 2 の駆動電圧を供給する。

【 0 0 3 1 】

これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、電気光学素子にて消費される消費電力を低減させることができる。

【 0 0 3 2 】

本発明の電気光学装置は、第 1 のトランジスタと、前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態が制御される第 2 のトランジスタと、前記導通状態に相對した電流レベルを有する電流が供給される電気光学素子とを有した複数の単位回路を備えた電気光学装置において、前記単位回路の各々は、前記第 2 のトランジスタと接続され、同第 2 のトランジスタに対して第 1 の駆動電圧を供給する第 1 の手段と、前記第 2 のトランジスタと接続され、同第 2 のトランジスタに対して第 2 の駆動電圧を供給する第 2 の手段とを有する。

【 0 0 3 3 】

これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、電気光学素子にて消費される消費電力を低減させる単位回路をそれぞれ有した電気光学装置を提供することができる。

【 0 0 3 4 】

本発明の電気光学装置は、第 1 のトランジスタと、前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態が制御される第 2 のトランジスタと、前記導通状態に相對した電流レベルを有する電流が供給される電気光学素子とを有した複数の単位回路を備えた電気光学装置において、前記単位回路の各々の前記第 2 のトランジスタと共通して接続され、前記各第 2 のトランジスタに対して第 1 の駆動電圧を供給する第 1 の手段と、前記単位回路の各々の前記第 2 のトランジ

スタと共通して接続され、同第 2 のトランジスタに対して第 2 の駆動電圧を供給する第 2 の手段とを有する。

【 0 0 3 5 】

これによれば、従来の単位回路を使用しつつ前記単位回路に対して外部から容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、電子素子にて消費される消費電力を低減させることができる電気光学装置を提供することができる。

【 0 0 3 6 】

この電気光学装置において、前記電気光学素子は、有機 EL 素子である。

これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、有機 EL 素子にて消費される消費電力を低減させることができる。

【 0 0 3 7 】

本発明の電気光学装置の駆動方法は、第 1 のトランジスタと、前記第 1 のトランジスタを介して供給される電気信号を電荷量として保持する容量素子と、前記容量素子に保持された電荷量に基づいて導通状態が制御される第 2 のトランジスタと、前記導通状態に相対した電流量が供給される電気光学素子とを備えた電気光学装置の駆動方法において、前記第 1 のトランジスタを介して容量素子に電気信号を供給する期間において、前記電気光学装置に第 1 の駆動電圧を供給するとともに、前記第 2 のトランジスタを介して前記電気光学素子に導通状態に相対した電流量を供給する期間において、前記第 1 の駆動電圧より低い電圧の第 2 の駆動電圧を供給する。

【 0 0 3 8 】

これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるとともに、電気光学素子にて消費される消費電力を低減させることができる電気光学装置を駆動させることができる。

【 0 0 3 9 】

この電気光学装置の駆動方法において、前記電気光学素子は、有機 EL 素子である。

これによれば、容量素子に電気信号に対応した電荷量を高速で供給することができるのと同時に、有機EL素子にて消費される消費電力を低減させることができる電気光学装置を駆動させることができる。

【0040】

本発明における電子機器は、請求項1乃至6のいずれか1つに記載の電子回路を実装したことを特徴とする電子機器。

これによれば、容量素子に高速で電気信号に対応した電荷量を保持させることができるのと同時に、電子素子の消費電力を低減させることができる電子機器を提供することができる。

【0041】

本発明における電子機器は、請求項10乃至14のいずれか1つに記載の電子回路を実装したことを特徴とする電子機器。

これによれば、容量素子に高速で電気信号に対応した電荷量を保持させることができるのと同時に、電気光学素子の消費電力を低減させることができる電子機器を提供することができる。

【0042】

【発明の実施の形態】

(第1実施形態)

以下、本発明を具体化した第1実施形態を図1～4に従って説明する。

【0043】

図1は、電気光学装置としての有機ELディスプレイの回路構成を示すブロック回路図である。図2は、表示パネル部及びデータ線駆動回路の内部回路構成を示すブロック回路図である。図3は、電子回路としての画素回路の回路図である。図4は、画素回路の動作を示すタイミングチャートである。

【0044】

有機ELディスプレイ10は、図1に示すように、制御回路11、電子回路としての表示パネル部12、走査線駆動回路13及びデータ線駆動回路14を備えている。尚、本実施形態における有機ELディスプレイ10は、電圧プログラム方式の画素回路を有する有機ELディスプレイである。

【 0 0 4 5 】

有機ELディスプレイ10の制御回路11、走査線駆動回路13及びデータ線駆動回路14は、それぞれが独立した電子部品によって構成されていてもよい。例えば、制御回路11、走査線駆動回路13及びデータ線駆動回路14が、各々1チップの半導体集積回路装置によって構成されていてもよい。

【 0 0 4 6 】

又、制御回路11、走査線駆動回路13及びデータ線駆動回路14の全部若しくは一部がプログラマブルなICチップで構成され、その機能がICチップに書き込まれたプログラムによりソフトウェア的に実現されてもよい。

【 0 0 4 7 】

制御回路11は、図示しない外部装置から出力される画像データに基づいて表示パネル部12に所望の画像を表示するための走査制御信号及びデータ制御信号をそれぞれ作成する。又、制御回路11は、走査制御信号を走査線駆動回路13に出力するとともに、データ制御信号をデータ線駆動回路14に出力する。

【 0 0 4 8 】

表示パネル部12は、図2に示すように、発光層が有機材料で構成された電子素子または電気光学素子としての有機EL素子21を有する複数の単位回路としての画素回路20がマトリクス状に配設されている。つまり、画素回路20は、列方向に沿って延びるM本のデータ線 X_m ($m = 1 \sim M$; m は整数)と、行方向に沿って延びるN本の走査線 Y_n ($n = 1 \sim N$; n は整数)との交差部に対応する位置に配設されている。また、表示パネル部12には、後記する第1及び第2の駆動電圧 V_{dda} 、 V_{ddb} をそれぞれ供給する駆動電源部22が設けられている(図3参照)。そして、前記駆動電源部22は、第1及び第2の電源供給線 U_a 、 U_b を介して第1及び第2の手段としての第1及び第2電圧供給用トランジスタ T_{ra} 、 T_{rb} を備えた電圧供給回路部24に接続されている。そして、電圧供給回路部24に備えられた第1及び第2電圧供給用トランジスタ T_{ra} 、 T_{rb} は画素回路20に接続されている(図3参照)。尚、画素回路20内に配置形成される後記するトランジスタは、通常はTFT(薄膜トランジスタ)で構成されている。

【 0 0 4 9 】

走査線駆動回路 1 3 は、前記制御回路 1 1 から出力される走査制御信号に基づいて、表示パネル部 1 2 に設けられた N 本の走査線 Y_n のうち、1 本の走査線を選択し、その選択された走査線に走査信号を供給する。

【 0 0 5 0 】

データ線駆動回路 1 4 は、複数の単一ラインドライバ 2 3 を備えている。各単一ラインドライバ 2 3 は、表示パネル部 1 2 に設けられたデータ線 X_m と接続されている。単一ラインドライバ 2 3 は、それぞれ、制御回路 1 1 から出力されるデータ制御信号に基づいて、電気信号としてのデータ電圧 V_{data} を生成する。又、単一ラインドライバ 2 3 は、その生成されたデータ電圧 V_{data} をデータ線 X_m を介して各画素回路 2 0 に供給する。画素回路 2 0 は、このデータ電圧 V_{data} に応じて同画素回路 2 0 の内部状態を設定することで、各有機 EL 素子 2 1 に流れる駆動電流 I_e1 を制御して同有機 EL 素子 2 1 の輝度階調を制御するようになっている。

【 0 0 5 1 】

このように構成された有機 EL ディスプレイ 1 0 の画素回路 2 0 及び電圧供給回路部 2 4 について図 3 に従って以下に説明する。尚、各画素回路 2 0 の回路構成はすべて同じであるので、説明の便宜上、1 つの画素回路及び電圧供給回路部について説明する。

【 0 0 5 2 】

画素回路 2 0 は、第 2 のトランジスタとしての駆動用トランジスタ T_{rd} 、第 1 のトランジスタとしてのスイッチング用トランジスタ T_{rs} 、容量素子としての保持用キャパシタ C_o を備えている。駆動用トランジスタ T_{rd} 及びスイッチング用トランジスタ T_{rs} は、それぞれ、p チャンネル FET で構成されている。

【 0 0 5 3 】

電圧供給回路部 2 4 は、第 1 及び第 2 電圧供給用トランジスタ T_{ra} 、 T_{rb} を備えている。又、第 1 及び第 2 電圧供給用トランジスタ T_{ra} 、 T_{rb} は、それぞれ、p チャンネル FET で構成されている。

【 0 0 5 4 】

駆動用トランジスタ T_{rd} は、そのドレインが有機 EL 素子 21 の陽極に接続されている。有機 EL 素子 21 の陰極は接地されている。駆動用トランジスタ T_{rd} のソースは、第 1 及び第 2 電圧供給用トランジスタのドレインにそれぞれ接続されている。第 1 電圧供給用トランジスタ T_{ra} のソースは第 1 の駆動電圧 V_{dda} を供給する第 1 の電源供給線 U_a に接続されている。第 1 電圧供給用トランジスタ T_{ra} のゲートは第 2 の副走査線 Y_{s2} に接続されている。又、第 2 電圧供給用トランジスタ T_{rb} のソースは第 2 の駆動電圧 V_{ddb} を供給する第 2 の電源供給線 U_b に接続されている。第 2 電圧供給用トランジスタ T_{rb} のゲートは第 3 の副走査線 Y_{s3} に接続されている。

【 0 0 5 5 】

第 1 の駆動電圧 V_{dda} は、有機 EL 素子 21 の輝度階調におけるレンジを大きくすることで所望のコントラストを実現するために、十分に高く設定されている。又、前記第 2 の駆動電圧 V_{ddb} は第 1 の駆動電圧 V_{dda} と較べて低く設定されている。そして、画素回路 20 がデータ書き込み期間 T_{rp} のときは、第 1 電圧供給用トランジスタ T_{ra} がオン状態となって、駆動用トランジスタ T_{rd} のソース／ドレイン間に第 1 の駆動電圧 V_{dda} が供給されるようになっている。又、画素回路 20 が発光期間 T_{el} のときは、第 2 電圧供給用トランジスタ T_{rb} がオン状態となって、駆動用トランジスタ T_{rd} のソース／ドレイン間に第 2 の駆動電圧 V_{ddb} が供給されるようになっている。又、前記データ書き込み期間 T_{rp} において、駆動用トランジスタ T_{rd} は、飽和領域で動作するように設定されている。ここで、データ書き込み期間 T_{rp} とは、有機 EL 素子 21 の輝度階調を画素回路 20 に設定する期間である。又、発光期間 T_{el} は、前記駆動用トランジスタ T_{rd} にて生成された駆動電流 I_{el} が有機 EL 素子 21 に供給される期間である。

【 0 0 5 6 】

駆動用トランジスタ T_{rd} のゲートは、スイッチング用トランジスタ T_{rs} のドレインに接続されている。スイッチング用トランジスタ T_{rs} のソースは、前記単一ラインドライバ 23 にて生成されたデータ電圧 V_{data} を各画素回路 20 に供給するデータ線 X_m に接続されている。又、スイッチング用トランジスタ

T_{rs} のゲートは、第 1 の副走査線 Y_{s1} に接続されている。スイッチング用トランジスタ T_{rs} は、前記データ書き込み期間 T_{rp} にて第 1 の副走査線 Y_{s1} を介してスイッチング用トランジスタ T_{rs} をオン状態にする第 1 の走査信号 $SC1$ に応答してオン状態となる。又、スイッチング用トランジスタ T_{rs} は、前記発光期間 T_{el} にて第 1 の副走査線 Y_{s1} を介してスイッチング用トランジスタ T_{rs} をオフ状態にする第 1 の走査信号 $SC1$ に応答してオフ状態となる。尚、前記第 1、第 2、第 3 の副走査線 Y_{s1} , Y_{s2} , Y_{s3} で走査線 Y_n を構成している。

【 0 0 5 7 】

駆動用トランジスタ T_{rd} のゲート／ソース間には、保持用キャパシタ C_o が接続されている。保持用キャパシタ C_o は、前記スイッチング用トランジスタ T_{rs} がオン状態になったとき、即ち、データ書き込み期間 T_{rp} になったとき、データ線 X_m を介して前記単一ラインドライバ 23 にて生成されたデータ電圧 V_{data} に相対した電荷量を充電するためのコンデンサである。保持用キャパシタ C_o の静電容量は駆動用トランジスタ T_{rd} のゲートに寄生する寄生容量の影響を無視することができる程度に十分に大きく設定されているので、画素回路 20 は、大きなレンジを実現するのに応じた大きさのデータ電圧 V_{data} に対応した電荷量を保持用キャパシタ C_o に充電することができる。このことによって、データ電圧 V_{data} に正確な駆動電流 I_{el} を有機 EL 素子 21 に供給させることができる。

【 0 0 5 8 】

次に、前記のように構成された画素回路 20 の駆動方法について図 3 及び図 4 に従って説明する。図 4 は、スイッチング用トランジスタ T_{rs} 、第 1 電圧供給用トランジスタ T_{ra} 、第 2 電圧供給用トランジスタ T_{rb} のそれぞれの駆動状態と、有機 EL 素子 21 に流れる駆動電流 I_{el} とのタイミングチャートである。又、図 4 において、 T_c 及び T_{el} は、それぞれ、駆動周期及び発光期間を表している。駆動周期 T_c は、データ書き込み期間 T_{rp} と発光期間 T_{el} とから成っている。駆動周期 T_c は、前記有機 EL 素子 21 の輝度階調が 1 回ずつ更新される周期を意味しており、所謂、走査周期と同じものである。

【 0 0 5 9 】

画素回路 2 0 において、まず、前記走査線駆動回路 1 3 から第 1 の副走査線 Y_{s1} を介してデータ書き込み期間 T_{rp} に、スイッチング用トランジスタ T_{rs} をオン状態にする第 1 の走査信号 $SC1$ が、同スイッチング用トランジスタ T_{rs} のゲートに供給される。又、走査線駆動回路 1 3 から第 2 の副走査線 Y_{s2} を介して、第 1 電圧供給用トランジスタ T_{ra} をオン状態にする第 2 の走査信号 $SC2$ が供給されているとともに、第 3 の副走査線 Y_{s3} を介して、第 2 電圧供給用トランジスタ T_{rb} をオフ状態にする第 3 の走査信号 $SC3$ がそれぞれ供給される。

【 0 0 6 0 】

すると、スイッチング用トランジスタ T_{rs} が前記データ書き込み期間 T_{rp} でオン状態になる。又、第 1 電圧供給用トランジスタ T_{ra} がオン状態になるとともに、第 2 電圧供給用トランジスタ T_{rb} がオフ状態になる。

【 0 0 6 1 】

このことによって、保持用キャパシタ C_o には、前記単一ラインドライバ 2 3 にて生成されたデータ電圧 V_{data} に相対した電荷量が充電されて、保持用キャパシタ C_o には、その充電された電荷量に応じた電圧 V_1 が生じる。このとき、第 1 の駆動電圧 V_{dda} は十分に高く設定されているので、保持用キャパシタ C_o に大きなレンジを実現することができるデータ電圧 V_{data} を供給することができる。

【 0 0 6 2 】

次に、データ書き込み期間 T_{rp} が終了した後、走査線駆動回路 1 3 から第 1 の副走査線 Y_{s1} を介してスイッチング用トランジスタ T_{rs} を、所定の発光期間 T_{el} に、オフ状態にする第 1 の走査信号 $SC1$ が同スイッチング用トランジスタ T_{rs} のゲートに供給される。又、走査線駆動回路 1 3 からは、第 2 の副走査線 Y_{s2} を介して、第 1 電圧供給用トランジスタ T_{ra} をオフ状態にするための第 2 の走査信号 $SC2$ が供給されるとともに、第 3 の副走査線 Y_{s3} を介して、第 2 電圧供給用トランジスタ T_{rb} をオン状態にするための第 3 の走査信号 $SC3$ が供給される。

【0063】

すると、スイッチング用トランジスタ T_{rs} が前記発光期間 T_{e1} でオフ状態になる。又、第1電圧供給用トランジスタ T_{ra} がオフ状態になるとともに、第2電圧供給用トランジスタ T_{rb} がオン状態になる。

【0064】

このことによって、駆動用トランジスタ T_{rd} のドレイン／ソース間に第2の駆動電圧 V_{ddb} が供給される。ここで、駆動用トランジスタ T_{rd} のゲート寄生容量の大きさが保持用キャパシタ C_o に比べて無視できる程度に小さいとき、期間 T_{rp} から期間 T_{e1} への移行において保持用キャパシタ C_o の電荷量は維持される。すなわち、駆動用トランジスタ T_{rd} のソース／ゲート間電圧は保存されることになる。すると、前記保持用キャパシタ C_o に充電された電荷量に応じた電圧 V_1 に応じた駆動電流 I_{e1} が生成されて、前記有機EL素子21に供給される。従って、有機EL素子21は前記データ電圧 V_{data} に応じた輝度階調で発光することとなる。このとき、駆動用トランジスタ T_{rd} は飽和領域で動作し、前記駆動電流 I_{e1} は以下の式で表される。

【0065】

$$I_{e1} = (1/2) \beta (V_1 - V_{th})^2$$

ここで、 β は、駆動用トランジスタ T_{rd} の利得係数であって、駆動用トランジスタ T_{rd} のキャリアの移動度を μ 、ゲート容量を A 、チャネル幅を W 、チャネル長を L で表わすと、利得係数 β は、 $\beta = (\mu AW/L)$ で表わされる定数である。又、 V_{th} は、駆動用トランジスタ T_{rd} の閾値電圧である。

【0066】

そして、有機EL素子21にて消費される消費電力 P は、以下の式で与えられる。

$$\begin{aligned} P &= I_{e1} \cdot V_{ddb} \\ &= (1/2) \beta (V_1 - V_{th})^2 \cdot V_{ddb} \end{aligned}$$

従って、発光期間 T_{e1} においては、第1駆動電圧 V_{dda} より低い電圧である第2の駆動電圧 V_{ddb} を使用して駆動電流 I_{e1} を有機EL素子21に供給することによって、消費電力 P を従来の消費電力より小さくすることができる。

【 0 0 6 7 】

このようにすることによって、保持用キャパシタ C_o に大きなレンジを実現することができるデータ電圧 V_{data} を供給することができるとともに、有機EL素子の消費電力 P を低減させることができる画素回路20を提供することができる。

【 0 0 6 8 】

前記実施形態の画素回路及び画素回路の駆動方法によれば、以下のような特徴を得ることができる。

(1) 本実施形態では、駆動用トランジスタ T_{rd} のソースに、異なる駆動電圧を有する第1の駆動電圧 V_{dda} 及び第2の駆動電圧 V_{ddb} を供給するようにした。そして、データ書き込み期間 T_{rp} においては、駆動用トランジスタ T_{rd} に第2の駆動電圧 V_{ddb} より高い第1の駆動電圧 V_{dda} を供給するようにした。つまり、保持用キャパシタ C_o に充電される電荷量に応じた電圧 V_1 のレンジは、前記駆動用トランジスタ T_{rd} に供給する駆動電圧が高い程、大きくすることができる。

【 0 0 6 9 】

その結果、保持用キャパシタ C_o に大きなレンジを実現することができるデータ電圧 V_{data} を供給することができる。

又、発光期間 T_{el} においては、駆動用トランジスタ T_{rd} に第1の駆動電圧 V_{dda} より低い第2の駆動電圧 V_{ddb} を供給するようにした。このとき、駆動用トランジスタ T_{rd} のゲート寄生容量の大きさを保持用キャパシタ C_o に比べて無視できる程度に小さくしておけば、期間 T_{rp} から期間 T_{el} への移行において駆動用トランジスタ T_{rd} のソース／ゲート間電圧を保存することが可能となる。それによって、駆動電圧として第2の駆動電圧 V_{ddb} が供給されているときに流れる駆動電流 I_{el} は、駆動電圧として第1の駆動電圧 V_{dda} が供給されているときに流れる I_{el} と同じ大きさになる。すなわち、駆動電圧を低電圧化しつつも同等の駆動電流 I_{el} を流すことができる。

【 0 0 7 0 】

その結果、発光期間 T_{el} においては、駆動用トランジスタ T_{rd} に第2の駆

動電圧 V_{ddb} を供給することで有機 EL 素子 21 を発光させる時に消費される消費電力 P を低減させることができる。

【 0 0 7 1 】

(2) 本実施形態では、保持用キャパシタ C_o の静電容量を十分に大きく設定することによって、駆動電流 I_{e1} が駆動用トランジスタ T_{rd} のゲートに寄生する寄生容量の影響を無視するようにした。このことによって、データ電圧 V_{data} に正確な駆動電流 I_{e1} を有機 EL 素子 21 に供給させることができる。

(第 2 実施形態)

次に、本発明を具体化した第 2 実施形態を図 5 に従って説明する。尚、本実施形態において、前記第 1 実施形態と同じ構成部材については符号を等しくして、その詳細な説明を省略する。

【 0 0 7 2 】

図 5 は、有機 EL ディスプレイ 10 の表示パネル部 12 に配設された画素回路 30 及び電圧供給回路部 24 の回路図である。画素回路 30 は、データ信号が電流信号である電流プログラム方式の画素回路である。画素回路 30 は、駆動用トランジスタ T_{rd} 、制御用トランジスタ T_{rc} 、第 1 及び第 2 スイッチング用トランジスタ T_{rs1} 、 T_{rs2} 、保持用キャパシタ C_o 及び有機 EL 素子 21 を含む。

【 0 0 7 3 】

前記駆動用トランジスタ T_{rd} 、制御用トランジスタ T_{rc} 及び第 1 スイッチング用トランジスタ T_{rs1} は、それぞれ p チャネル FET である。

第 1 スイッチング用トランジスタ T_{rs1} のソースは、制御用トランジスタ T_{rc} のドレインと、第 2 スイッチング用トランジスタ T_{rs2} のドレインと、駆動用トランジスタ T_{rd} のドレインとにそれぞれ接続されている。第 1 スイッチング用トランジスタ T_{rs1} のドレインは、データ線 X_m を介してデータ線駆動回路 14 に電氣的に接続されている。本実施形態におけるデータ線駆動回路 14 は、前記制御回路 11 から出力されるデータ制御信号に基づいてデータ電流 I_{data} を生成し、その生成されたデータ電流 I_{data} を各画素回路 30 に供給する。

【 0 0 7 4 】

制御用トランジスタ T_{rc} のソースは、駆動用トランジスタ T_{rd} のゲートに接続されている。保持用キャパシタ C_o は、駆動用トランジスタ T_{rd} のソース／ゲート間に接続されている。

【 0 0 7 5 】

有機 EL 素子 21 の陽極は、第 2 スイッチング用トランジスタ T_{rs2} のソースに接続され、有機 EL 素子 21 の陰極は接地されている。又、第 1 及び第 2 スイッチング用トランジスタ T_{rs1} 、 T_{rs2} と制御用トランジスタ T_{rc} の各ゲートは、第 1 の副走査線 Y_{s1} に共通して接続されている。

【 0 0 7 6 】

このように構成された画素回路 30 において、駆動用トランジスタ T_{rd} のソースは、第 1 及び第 2 電圧供給用トランジスタ T_{ra} 、 T_{rb} のドレインにそれぞれ接続されている。第 1 電圧供給用トランジスタ T_{ra} のソースは第 1 の駆動電圧 V_{dda} を供給する第 1 の電源供給線 U_a に接続されている。第 1 電圧供給用トランジスタ T_{ra} のゲートは第 2 の副走査線 Y_{s2} に接続されている。又、第 2 電圧供給用トランジスタ T_{rb} のソースは第 2 の駆動電圧 V_{ddb} を供給する第 2 の電源供給線 U_b に接続されている。第 2 電圧供給用トランジスタ T_{rb} のゲートは第 3 の副走査線 Y_{s3} に接続されている。

【 0 0 7 7 】

次に、前記のように構成された画素回路 30 の駆動方法について説明する。

前記画素回路 30 において、まず、走査線駆動回路 13 から第 1 の副走査線 Y_{s1} を介してデータ書き込み期間 T_{rp} に、制御用トランジスタ T_{rc} 及び第 1 スイッチング用トランジスタ T_{rs1} をオン状態（第 2 スイッチング用トランジスタ T_{rs2} をオフ状態）にする第 1 の走査信号 SC_1 が、制御用トランジスタ T_{rc} 、第 1 及び第 2 スイッチング用トランジスタ T_{rs1} 、 T_{rs2} の各ゲートに供給される。又、走査線駆動回路 13 から第 2 の副走査線 Y_{s2} を介して、第 1 電圧供給用トランジスタ T_{ra} をオン状態にする第 2 の走査信号 SC_2 が供給されているとともに、第 3 の副走査線 Y_{s3} を介して、第 2 電圧供給用トランジスタ T_{rb} をオフ状態にする第 3 の走査信号 SC_3 がそれぞれ供給される。

【 0 0 7 8 】

すると、制御用トランジスタ T_{rc} 及び第 1 スイッチング用トランジスタ T_{rs1} が前記データ書き込み期間 T_{rp} でオン状態になる。又、第 1 電圧供給用トランジスタ T_{ra} がオン状態になるとともに、第 2 電圧供給用トランジスタ T_{rb} がオフ状態になる。

【 0 0 7 9 】

このことによって、保持用キャパシタ C_o には、前記単一ラインドライバ 2 3 にて生成されたデータ電流 I_{data} に相対した電荷量が充電されて、保持用キャパシタ C_o には、その充電された電荷量に応じた電圧 V_1 が生じる。このとき、第 1 の駆動電圧 V_{dda} は十分に高く設定されているので、保持用キャパシタ C_o に大きなレンジを実現することができるデータ電流 I_{data} を供給することができる。

【 0 0 8 0 】

次に、データ書き込み期間 T_{rp} が終了した後、走査線駆動回路 1 3 から第 1 の副走査線 Y_{s1} を介して制御用トランジスタ T_{rc} 及び第 1 スイッチング用トランジスタ T_{rs1} を、所定の発光期間 T_{el} に、オフ状態（第 2 スイッチング用トランジスタ T_{rs2} をオン状態）にする第 1 の走査信号 SC_1 が同スイッチング用トランジスタ T_{rs} のゲートに供給される。又、走査線駆動回路 1 3 からは、第 2 の副走査線 Y_{s2} を介して、第 1 電圧供給用トランジスタ T_{ra} をオフ状態にするための第 2 の走査信号 SC_2 が供給されるとともに、第 3 の副走査線 Y_{s3} を介して、第 2 電圧供給用トランジスタ T_{rb} をオン状態にするための第 3 の走査信号 SC_3 が供給される。

【 0 0 8 1 】

すると、制御用トランジスタ T_{rc} 及び第 1 スイッチング用トランジスタ T_{rs1} が前記発光期間 T_{el} でオフ状態になる。又、第 1 電圧供給用トランジスタ T_{ra} がオフ状態になるとともに、第 2 電圧供給用トランジスタ T_{rb} がオン状態になる。

【 0 0 8 2 】

このことによって、駆動用トランジスタ T_{rd} のドレイン／ソース間に第 2 の

駆動電圧 V_{ddb} が供給される。ここで、駆動用トランジスタ T_{rd} のゲート寄生容量の大きさが保持用キャパシタ C_o に比べて無視できる程度に小さいとき、期間 T_{rp} から期間 T_{el} への移行において保持用キャパシタ C_o の電荷量は維持される。すなわち、駆動用トランジスタ T_{rd} のソース／ゲート間電圧は保存されることになる。すると、前記保持用キャパシタ C_o に充電された電荷量に応じた電圧 V_1 に応じた駆動電流 I_{el} が生成されて、前記有機 EL 素子 21 に供給される。従って、有機 EL 素子 21 は前記データ電流 I_{data} に応じた輝度階調で発光することとなる。つまり、発光期間 T_{el} においては、第 1 駆動電圧 V_{dda} より低い電圧である第 2 の駆動電圧 V_{ddb} を使用して駆動電流 I_{el} を有機 EL 素子 21 に供給することによって、消費電力 P を従来の消費電力より小さくすることができる。

【0083】

従って、データ信号が電流信号である電流プログラム方式の画素回路 30 においても、前記第 1 実施形態と同様な効果を得ることができる。

(第 3 実施形態)

次に、本発明を具体化した第 3 実施形態を図 6 に従って説明する。尚、本実施形態において、前記第 1 実施形態と同じ構成部材については符号を等しくして、その詳細な説明を省略する。

【0084】

図 6 は、有機 EL ディスプレイ 10 の表示パネル部 12 に配設された画素回路 40 及び電圧供給回路部 24 の回路図である。画素回路 40 は、データ信号が電流信号である電流プログラム方式の画素回路である。画素回路 40 は、駆動用トランジスタ T_{rd} 、制御用トランジスタ T_{rc} 、第 1 及び第 2 スイッチング用トランジスタ T_{rs1} 、 T_{rs2} 、保持用キャパシタ C_o 及び有機 EL 素子 21 を含む。

【0085】

前記駆動用トランジスタ T_{rd} は p チャネル FET である。又、制御用トランジスタ T_{rc} 、第 1 及び第 2 スイッチング用トランジスタ T_{rs1} 、 T_{rs2} はそれぞれ、n チャネル FET である。

【 0 0 8 6 】

第 1 スイッチング用トランジスタ $Trs1$ のドレインは、制御用トランジスタ Trc のソースと、第 2 スイッチング用トランジスタ $Trs2$ のドレインと、駆動用トランジスタ Trd のドレインとにそれぞれ接続されている。第 1 スイッチング用トランジスタ $Trs1$ のソースは、データ線 Xm を介してデータ線駆動回路 14 に接続されている。本実施形態におけるデータ線駆動回路 14 は、前記制御回路 11 から出力されるデータ制御信号に基づいてデータ電流 $Idata$ を生成し、その生成されたデータ電流 $Idata$ を各画素回路 30 に供給する。

【 0 0 8 7 】

制御用トランジスタ Trc のドレインは、駆動用トランジスタ Trd のゲートに接続されている。保持用キャパシタ Co は、駆動用トランジスタ Trd のソース／ゲート間に接続されている。

【 0 0 8 8 】

有機 EL 素子 21 の陽極は、第 2 スイッチング用トランジスタ $Trs2$ のソースに接続され、有機 EL 素子 21 の陰極は接地されている。又、第 1 スイッチング用トランジスタ $Trs1$ と制御用トランジスタ Trc の各ゲートは、第 1 の走査制御線 $Ys1$ に共通して接続されている。又、第 2 スイッチング用トランジスタ $Trs2$ のゲートは、第 2 の走査制御線 $Ys2$ に接続されている。前記第 1 の走査制御線 $Ys1$ と前記第 2 の走査制御線 $Ys2$ とで第 1 の副走査線 $Ys1$ を構成している。

【 0 0 8 9 】

このように構成された画素回路 40 において、駆動用トランジスタ Trd のソースは、第 1 及び第 2 電圧供給用トランジスタ Tra , Trb のドレインにそれぞれ接続されている。第 1 電圧供給用トランジスタ Tra のソースは第 1 の駆動電圧 $Vdda$ を供給する第 1 の電源供給線 Ua に接続されている。第 1 電圧供給用トランジスタ Tra のゲートは第 2 の副走査線 $Ys2$ に接続されている。又、第 2 電圧供給用トランジスタ Trb のソースは第 2 の駆動電圧 $Vddb$ を供給する第 2 の電源供給線 Ub に接続されている。第 2 電圧供給用トランジスタ Trb のゲートは第 3 の副走査線 $Ys3$ に接続されている。

【0090】

次に、前記のように構成された画素回路40の駆動方法について説明する。

前記画素回路40において、走査線駆動回路13から第1の副走査線 $Ys1$ を構成する前記第1の走査制御線 $Yss1$ を介してデータ書き込み期間 Trp に、制御用トランジスタ Trc 及び第1スイッチング用トランジスタ $Trs1$ をオン状態にする第1の走査制御信号 $SC11$ が、制御用トランジスタ Trc 及び第1スイッチング用トランジスタ $Trs1$ のゲートに供給される。このとき、走査線駆動回路13から第1の副走査線 $Ys1$ を構成する前記第2の走査制御線 $Yss2$ を介して前記データ書き込み期間 Trp に、第2スイッチング用トランジスタ $Trs2$ をオフ状態にする第2の副走査信号 $SC12$ が、第2スイッチング用トランジスタ $Trs2$ のゲートに供給される。

【0091】

又、このとき、走査線駆動回路13から第2の副走査線 $Ys2$ を介して、第1電圧供給用トランジスタ Tra をオン状態にする第2の走査信号 $SC2$ が供給されているとともに、第3の副走査線 $Ys3$ を介して、第2電圧供給用トランジスタ Trb をオフ状態にする第3の走査信号 $SC3$ がそれぞれ供給される。

【0092】

すると、制御用トランジスタ Trc 及び第1スイッチング用トランジスタ $Trs1$ が前記データ書き込み期間 Trp でオン状態になるとともに、第2スイッチング用トランジスタ $Trs2$ が前記データ書き込み期間 Trp でオフ状態になる。又、このとき、第1電圧供給用トランジスタ Tra がオン状態になるとともに、第2電圧供給用トランジスタ Trb がオフ状態になる。

【0093】

このことによって、保持用キャパシタ Co には、前記単一ラインドライバ23にて生成されたデータ電流 $Idata$ に相対した電荷量が充電されて、保持用キャパシタ Co には、その充電された電荷量に応じた電圧 $V1$ が生じる。このとき、第1の駆動電圧 $Vdda$ は十分に高く設定されているので、保持用キャパシタ Co に大きなレンジを実現することができるデータ電流 $Idata$ を供給することができる。

【 0 0 9 4 】

次に、データ書き込み期間 T_{rp} が終了した後、走査線駆動回路 13 から前記第 1 の走査制御線 Y_{ss1} を介して所定の発光期間 T_{e1} に、制御用トランジスタ T_{rc} 及び第 1 スイッチング用トランジスタ T_{rs1} をオフ状態にする第 1 の走査制御信号 $SC11$ が、制御用トランジスタ T_{rc} 及び第 1 スイッチング用トランジスタ T_{rs1} のゲートに供給される。このとき、走査線駆動回路 13 から前記第 2 の走査制御線 Y_{ss2} を介して前記発光期間 T_{e1} に、第 2 スイッチング用トランジスタ T_{rs2} をオン状態にする第 2 の副走査信号 $SC12$ が、第 2 スイッチング用トランジスタ T_{rs2} のゲートに供給される。

【 0 0 9 5 】

又、このとき、走査線駆動回路 13 から第 2 の副走査線 Y_{s2} を介して、第 1 電圧供給用トランジスタ T_{ra} をオフ状態にする第 2 の走査信号 $SC2$ が供給されているとともに、第 3 の副走査線 Y_{s3} を介して、第 2 電圧供給用トランジスタ T_{rb} をオン状態にする第 3 の走査信号 $SC3$ がそれぞれ供給される。

【 0 0 9 6 】

すると、制御用トランジスタ T_{rc} 及び第 1 スイッチング用トランジスタ T_{rs1} が前記発光期間 T_{e1} でオフ状態になる。又、第 1 電圧供給用トランジスタ T_{ra} がオフ状態になるとともに、第 2 電圧供給用トランジスタ T_{rb} がオン状態になる。

【 0 0 9 7 】

このことによって、駆動用トランジスタ T_{rd} のドレイン／ソース間に第 2 の駆動電圧 V_{ddb} が供給される。ここで、駆動用トランジスタ T_{rd} のゲート寄生容量の大きさが保持用キャパシタ C_o に比べて無視できる程度に小さいとき、期間 T_{rp} から期間 T_{e1} への移行において保持用キャパシタ C_o の電荷量は維持される。すなわち、駆動用トランジスタ T_{rd} のソース／ゲート間電圧は保存されることになる。すると、前記保持用キャパシタ C_o に充電された電荷量に応じた電圧 V_1 に応じた駆動電流 I_{e1} が生成されて、前記有機 EL 素子 21 に供給される。従って、有機 EL 素子 21 は前記データ電流 I_{data} に応じた輝度階調で発光することとなる。

【0098】

つまり、発光期間 T_{e1} においては、第1駆動電圧 V_{dda} より低い電圧である第2の駆動電圧 V_{ddb} を使用して駆動電流 I_{e1} を有機EL素子21に供給することによって、消費電力 P を従来の消費電力より小さくすることができる。

【0099】

従って、データ信号が電流信号である電流プログラム方式の画素回路40においても、前記第1実施形態と同様な効果を得ることができる。

(第4実施形態)

次に、本発明を具体化した第4実施形態を図7に従って説明する。尚、本実施形態において、前記第1実施形態と同じ構成部材については符号を等しくして、その詳細な説明を省略する。

【0100】

図7は、有機ELディスプレイ10の画素回路50及び電圧供給回路部24の回路図である。画素回路50は、データ信号が電流信号である電流プログラム方式の画素回路である。画素回路50は、駆動用トランジスタ T_{rd} 、トランジスタ T_{rm} 、第1及び第2スイッチング用トランジスタ T_{rs1} 、 T_{rs2} 、保持用キャパシタ C_o 及び有機EL素子21を含む。

【0101】

前記駆動用トランジスタ T_{rd} 、トランジスタ T_{rm} 及び第1スイッチング用トランジスタ T_{rs1} は、それぞれpチャネルFETである。又、第2スイッチング用トランジスタ T_{rs2} は、nチャネルFETである。

【0102】

第1スイッチング用トランジスタ T_{rs1} は、トランジスタ T_{rm} のゲート／ドレイン間に接続されている。トランジスタ T_{rm} のソースは第1電圧供給用トランジスタ T_{ra} のドレインに接続されている。つまり、トランジスタ T_{rm} は、駆動用トランジスタ T_{rd} とカレントミラー回路を形成する。又、トランジスタ T_{rm} のゲートは、駆動用トランジスタ T_{rd} のゲートに接続されている。

【0103】

保持用キャパシタ C_o は、駆動用トランジスタ T_{rd} のソース／ゲート間に接

続されている。第2スイッチング用トランジスタ T_{rs2} のソースは、データ線 X_m を介してデータ線駆動回路14に接続されている。

【0104】

有機EL素子21の陽極は、駆動用トランジスタ T_{rd} のドレインに接続され、有機EL素子21の陰極は接地されている。

第1スイッチング用トランジスタ T_{rs1} のゲートは、第1の走査制御線 Y_{ss1} に共通して接続されている。又、第2スイッチング用トランジスタ T_{rs2} のゲートは、第2の走査制御線 Y_{ss2} に接続されている。そして、前記第1の走査制御線 Y_{ss1} と前記第2の走査制御線 Y_{ss2} とで第1の副走査線 Y_{s1} を構成している。

【0105】

このように構成された画素回路50において、駆動用トランジスタ T_{rd} のソースは、第1及び第2電圧供給用トランジスタ T_{ra} 、 T_{rb} のドレインにそれぞれ接続されている。第1電圧供給用トランジスタ T_{ra} のソースは第1の駆動電圧 V_{dda} を供給する第1の電源供給線 U_a に接続されている。第1電圧供給用トランジスタ T_{ra} のゲートは第2の副走査線 Y_{s2} に接続されている。又、第2電圧供給用トランジスタ T_{rb} のソースは第2の駆動電圧 V_{ddb} を供給する第2の電源供給線 U_b に接続されている。第2電圧供給用トランジスタ T_{rb} のゲートは第3の副走査線 Y_{s3} に接続されている。

【0106】

次に、前記のように構成された画素回路50の駆動方法について説明する。

前記画素回路50において、前記走査線駆動回路13から第1の副走査線 Y_{s1} を構成する第1の走査制御線 Y_{ss1} を介してデータ書き込み期間 T_{rp} に、第1スイッチング用トランジスタ T_{rs1} をオン状態にする第1の走査制御信号 $SC11$ が、第1スイッチング用トランジスタ T_{rs1} のゲートに供給される。このとき、走査線駆動回路13から第1の副走査線 Y_{s1} を構成する前記第2の走査制御線 Y_{ss2} を介して前記データ書き込み期間 T_{rp} に、第2スイッチング用トランジスタ T_{rs2} をオン状態にする第2の副走査信号 $SC12$ が、第2スイッチング用トランジスタ T_{rs2} のゲートに供給される。

【0107】

又、走査線駆動回路13から第2の副走査線Ys2を介して、第1電圧供給用トランジスタTraをオン状態にする第2の走査信号SC2が供給されているとともに、第3の副走査線Ys3を介して、第2電圧供給用トランジスタTrbをオフ状態にする第3の走査信号SC3がそれぞれ供給される。

【0108】

すると、第1及び第2スイッチング用トランジスタTrs1, Trs2が前記データ書き込み期間Trpでオン状態になる。又、第1電圧供給用トランジスタTraがオン状態になるとともに、第2電圧供給用トランジスタTrbがオフ状態になる。

【0109】

このことによって、保持用キャパシタCoには、前記単一ラインドライバ23にて生成されたデータ電流Idataに相対した電荷量が充電されて、保持用キャパシタCoには、その充電された電荷量に応じた電圧V1が生じる。このとき、第1の駆動電圧Vddaは十分に高く設定されているので、保持用キャパシタCoに大きなレンジを実現することができるデータ電流Idataを供給することができる。

【0110】

次に、データ書き込み期間Trpが終了した後、走査線駆動回路13から前記第1の走査制御線Yss1を介して所定の発光期間Telに、第1スイッチング用トランジスタTrs1をオフ状態にする第1の走査制御信号SC11が、第1スイッチング用トランジスタTrs1のゲートに供給される。このとき、走査線駆動回路13から前記第2の走査制御線Yss2を介して前記発光期間Telに、第2スイッチング用トランジスタTrs2をオフ状態にする第2の副走査信号SC12が、第2スイッチング用トランジスタTrs2のゲートに供給される。

【0111】

又、このとき、走査線駆動回路13から第2の副走査線Ys2を介して、第1電圧供給用トランジスタTraをオフ状態にする第2の走査信号SC2が供給されているとともに、第3の副走査線Ys3を介して、第2電圧供給用トランジス

タ T_{rb} をオン状態にする第 3 の走査信号 SC_3 がそれぞれ供給される。

【0112】

すると、第 1 及び第 2 スイッチング用トランジスタ T_{rs1} 、 T_{rs2} が前記発光期間 T_{e1} でオフ状態になる。又、第 1 電圧供給用トランジスタ T_{ra} がオフ状態になるとともに、第 2 電圧供給用トランジスタ T_{rb} がオン状態になる。

【0113】

このことによって、駆動用トランジスタ T_{rd} のドレイン／ソース間に第 2 の駆動電圧 V_{ddb} が供給される。ここで、駆動用トランジスタ T_{rd} のゲート寄生容量の大きさが保持用キャパシタ C_o に比べて無視できる程度に小さいとき、期間 T_{rp} から期間 T_{e1} への移行において保持用キャパシタ C_o の電荷量は維持される。すなわち、駆動用トランジスタ T_{rd} のソース／ゲート間電圧は保存されることになる。すると、前記保持用キャパシタ C_o に充電された電荷量に応じた電圧 V_1 に応じた駆動電流 I_{e1} が生成されて、前記有機 EL 素子 21 に供給される。従って、有機 EL 素子 21 は前記データ電流 I_{data} に応じた輝度階調で発光することとなる。つまり、発光期間 T_{e1} においては、第 1 駆動電圧 V_{dda} より低い電圧である第 2 の駆動電圧 V_{ddb} を使用して駆動電流 I_{e1} を有機 EL 素子 21 に供給することによって、消費電力 P を従来の消費電力より小さくすることができる。

【0114】

従って、データ信号が電流信号である電流プログラム方式の画素回路 50 においても、前記第 1 実施形態と同様な効果を得ることができる。

(第 5 実施形態)

次に、第 1 ～第 4 実施形態で説明した電気光学装置としての有機 EL ディスプレイ 10 の電子機器の適用について図 8 及び図 9 に従って説明する。有機 EL ディスプレイ 10 は、モバイル型のパーソナルコンピュータ、携帯電話、デジタルカメラ等種々の電子機器に適用できる。

【0115】

図 8 は、モバイル型パーソナルコンピュータの構成を示す斜視図を示す。図 8 において、パーソナルコンピュータ 60 は、キーボード 61 を備えた本体部 62

と、前記有機ELディスプレイ10を用いた表示ユニット63とを備えている。この場合においても、有機ELディスプレイ10を用いた表示ユニット63は前記実施形態と同様な効果を発揮する。この結果、低消費電力の画素回路20、30、40及び50を備えたモバイル型パーソナルコンピュータ60を提供することができる。

【0116】

図9は、携帯電話の構成を示す斜視図を示す。図9において、携帯電話70は、複数の操作ボタン71、受話口72、送話口73、前記有機ELディスプレイ10を用いた表示ユニット74を備えている。この場合においても、有機ELディスプレイ10を用いた表示ユニット74は前記実施形態と同様な効果を発揮する。この結果、低消費電力の画素回路20、30、40及び50を備えた携帯電話70を提供することができる。

【0117】

尚、発明の実施形態は、上記実施形態に限定されるものではなく、以下のように実施してもよい。

○上記実施形態では、電流駆動素子として有機EL素子21を用いたが、これを他の電流駆動素子に適応してもよい。例えば、LEDやFED等の発光素子のような電流駆動素子に適応してもよい。

【0118】

○上記実施形態では、電気光学装置として、有機EL素子21を有する画素回路20、30、40及び50を用いた有機ELディスプレイ10に適応したが、これを、発光層が無機材料で構成された無機EL素子を有する画素回路を用いたディスプレイに適応してもよい。

【0119】

○前記実施形態では、1色からなる有機EL素子21の画素回路20、30、40及び50を設けた有機ELディスプレイ10であったが、赤色、緑色及び青色の3色の有機EL素子21に対して各色用の画素回路20、30、40及び50を設けたELディスプレイに応用しても良い。

【0120】

【発明の効果】

請求項 1 ～ 1 8 に記載の発明によれば、大きなレンジを実現するための充電電圧を容量素子に供給することができるとともに、電子素子の消費電力を低減させることができる。

【図面の簡単な説明】

【図 1】

本実施形態の有機 E L ディスプレイの回路構成を示すブロック回路図である。

【図 2】

表示パネル部及びデータ線駆動回路の内部回路構成を示すブロック回路図である。

【図 3】

本実施形態の画素回路の回路図である。

【図 4】

本実施形態の画素回路の動作を説明するためのタイミングチャートである。

【図 5】

第 2 実施形態を説明するための画素回路の回路図である。

【図 6】

第 3 実施形態を説明するための画素回路の回路図である。

【図 7】

第 4 実施形態を説明するための画素回路の回路図である。

【図 8】

第 5 実施形態を説明するためのモバイル型パーソナルコンピュータの構成を示す斜視図である。

【図 9】

第 5 実施形態を説明するための携帯電話の構成を示す斜視図である。

【図 1 0】

従来画素回路の回路図である。

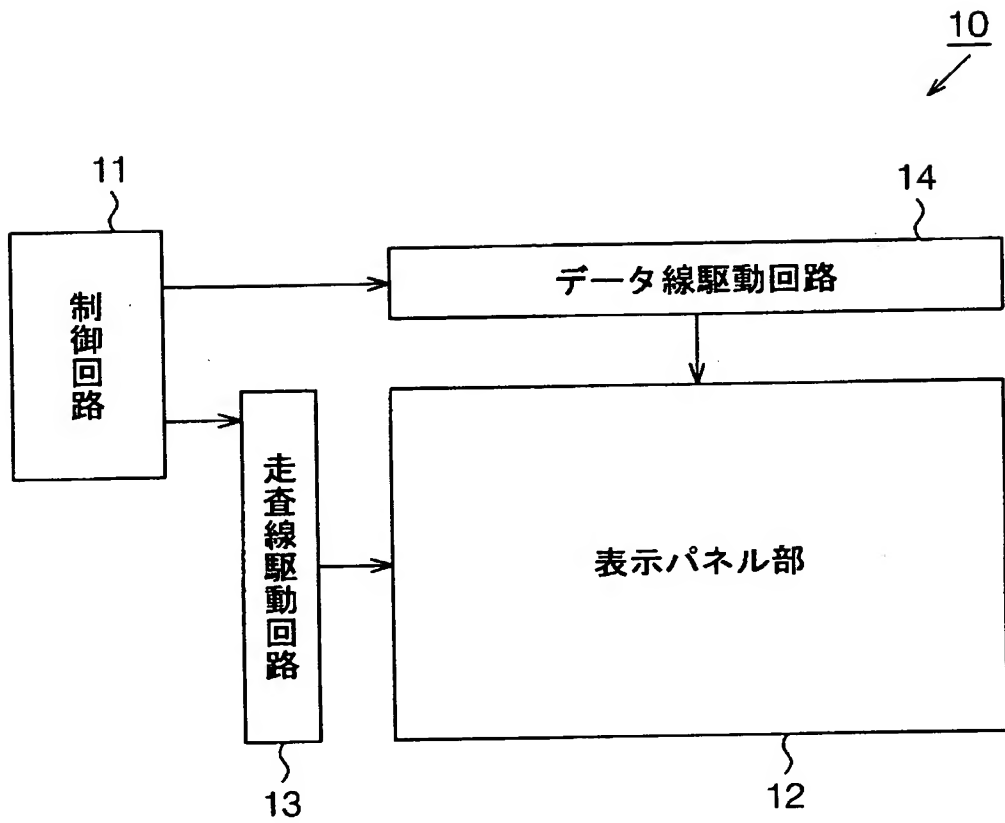
【符号の説明】

C o 容量素子としての保持用キャパシタ

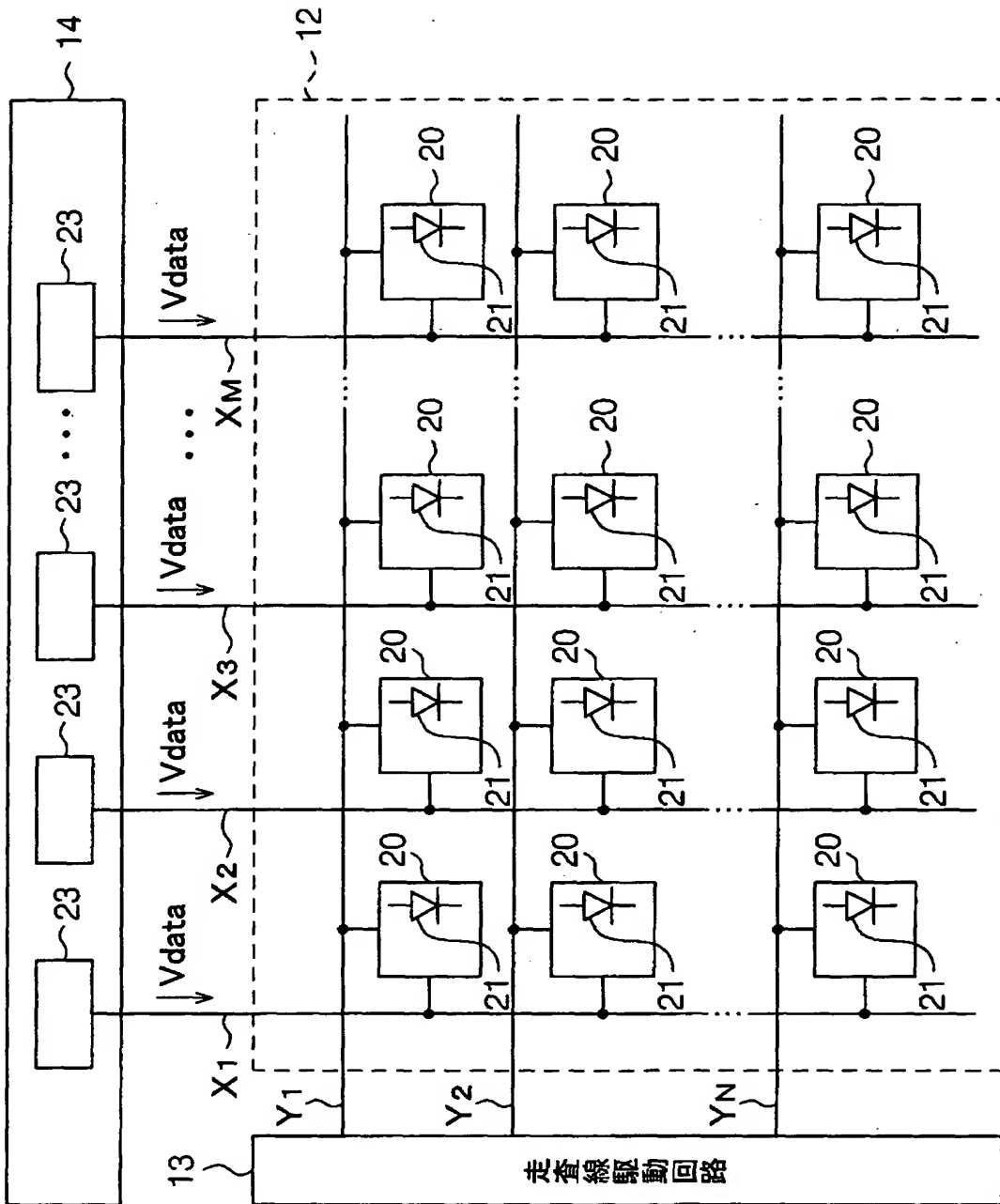
- T r a 第 1 の手段としての第 1 電圧供給用トランジスタ
- T r b 第 2 の手段としての第 2 電圧供給用トランジスタ
- T r d 第 2 のトランジスタとしての駆動用トランジスタ
- T r s 第 1 のトランジスタとしてのスイッチング用トランジスタ
- V d a t a 電気信号としてのデータ電圧
- 1 0 電気光学装置としての有機 E L ディスプレイ
- 1 2 電子回路としての表示パネル部
- 2 0 単位回路としての画素回路
- 2 1 電気光学素子、電子素子及び電流駆動素子としての有機 E L 素子
- 6 0 電子機器としてのモバイル型パーソナルコンピュータ
- 7 0 電子機器としての携帯電話

【書類名】 図面

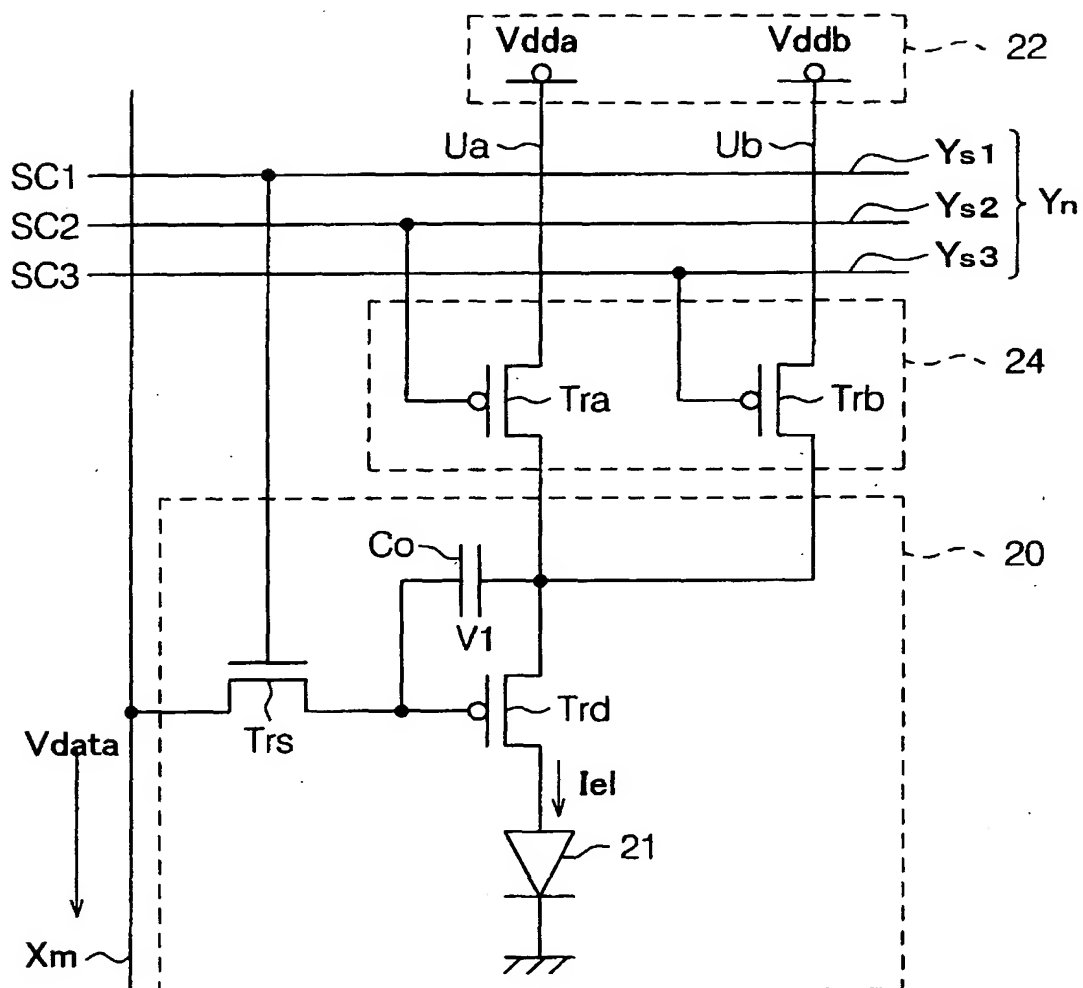
【図 1】



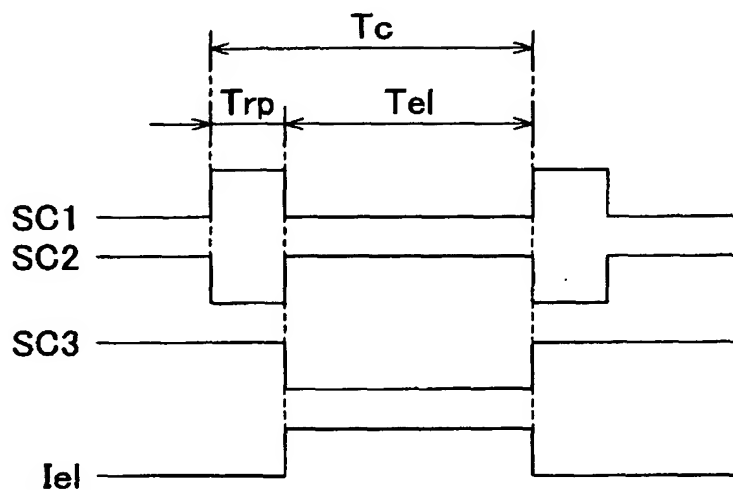
【図 2】



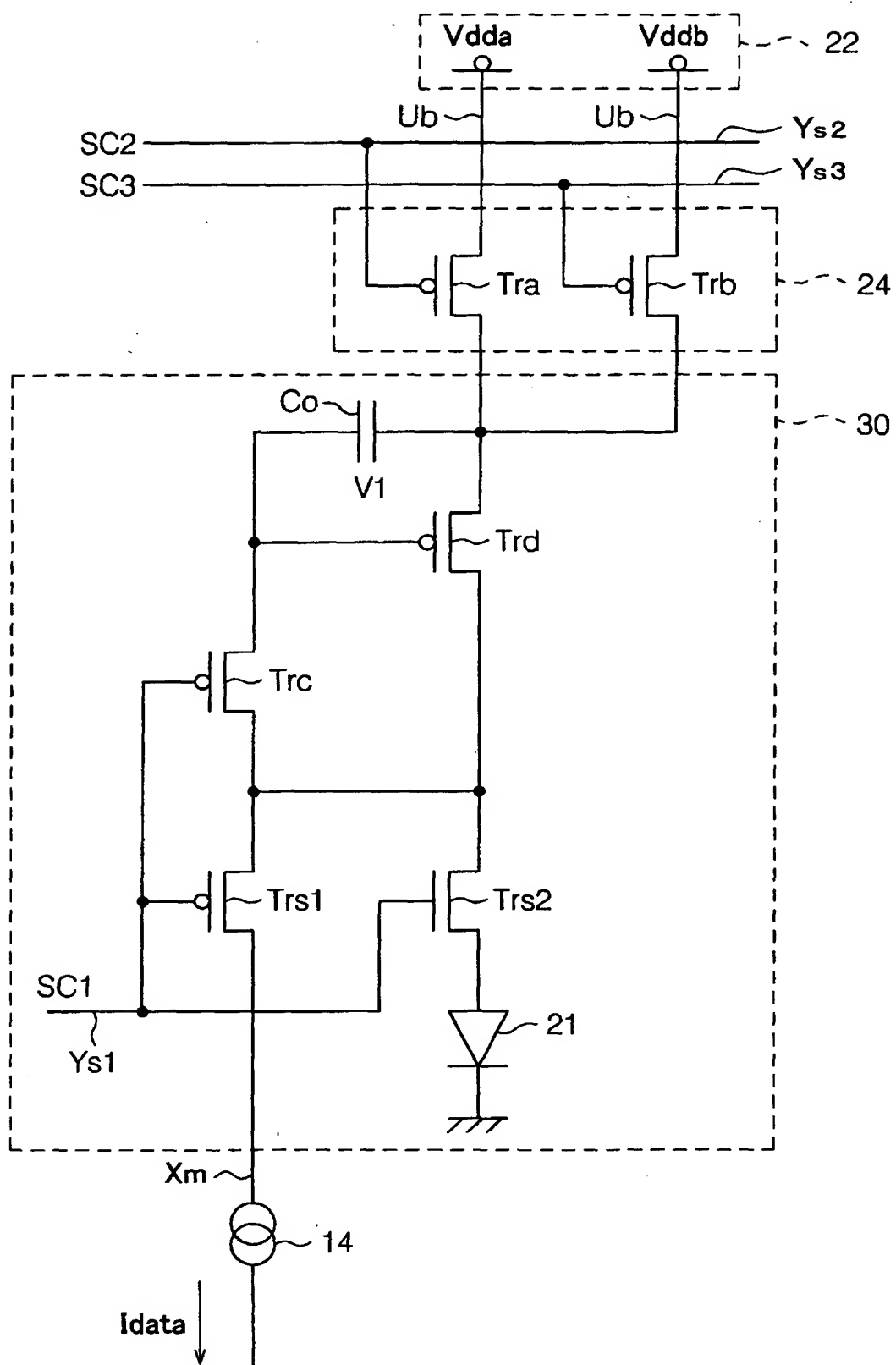
【図 3】



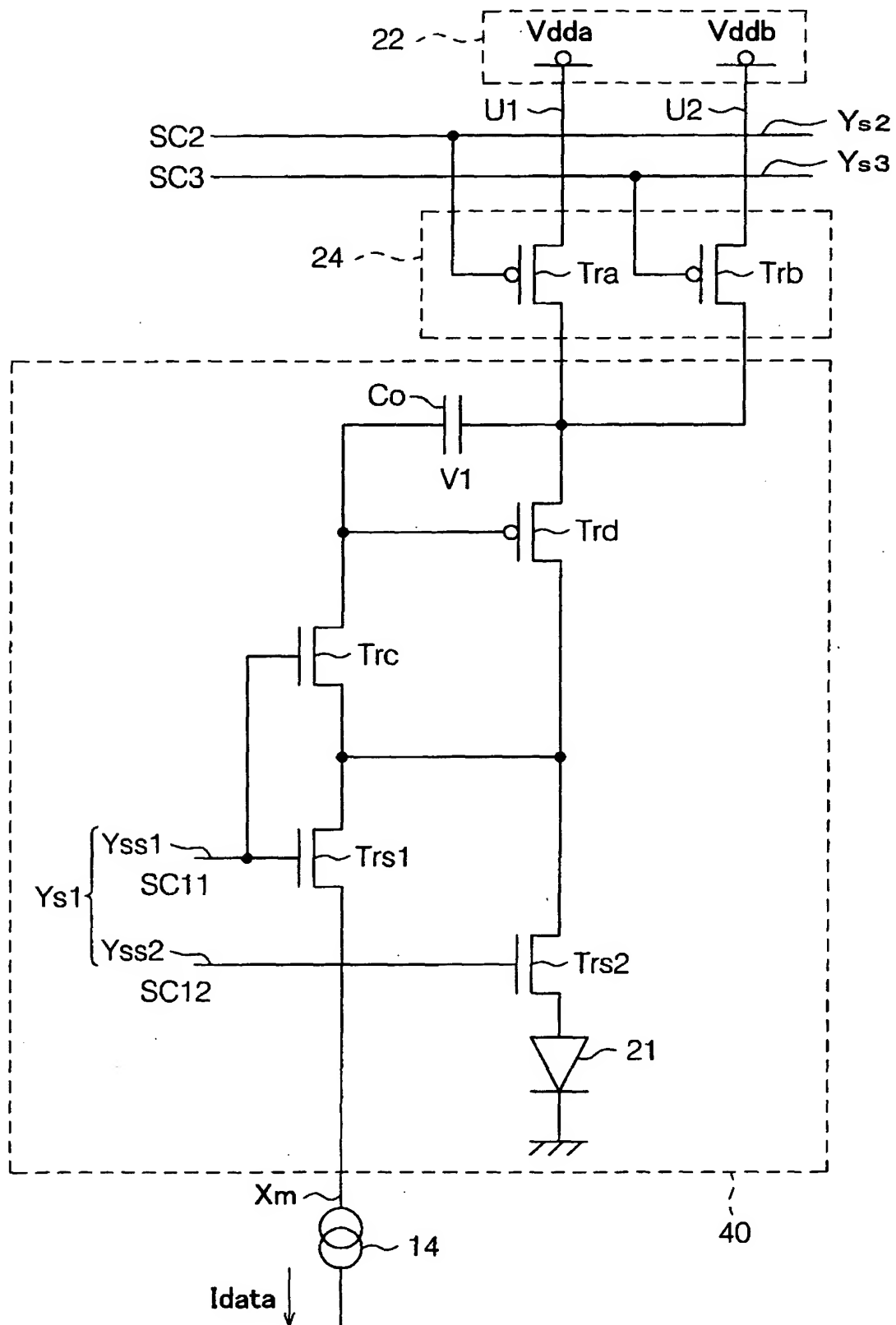
【図 4】



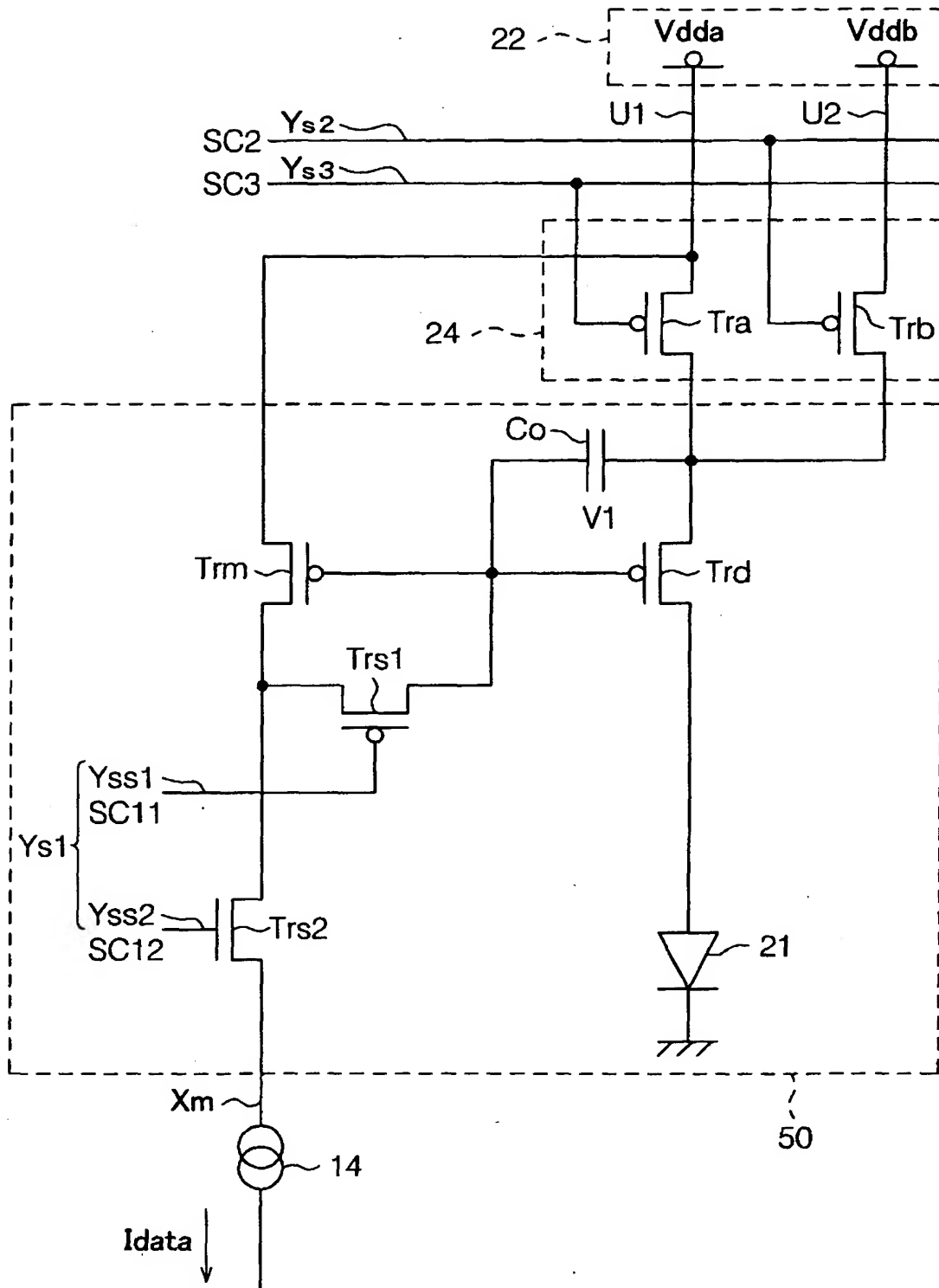
【图 5】



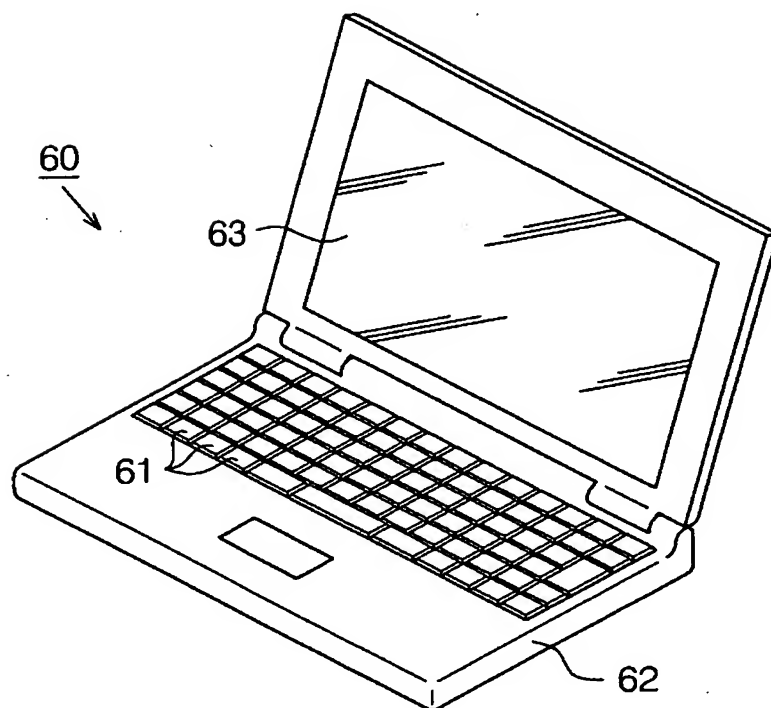
【図 6】



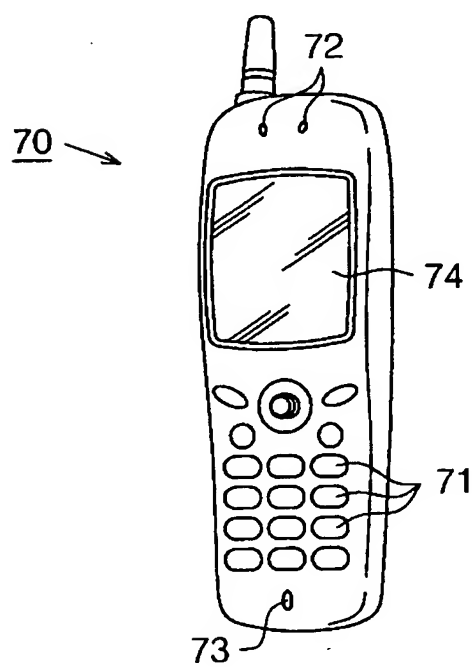
【図 7】



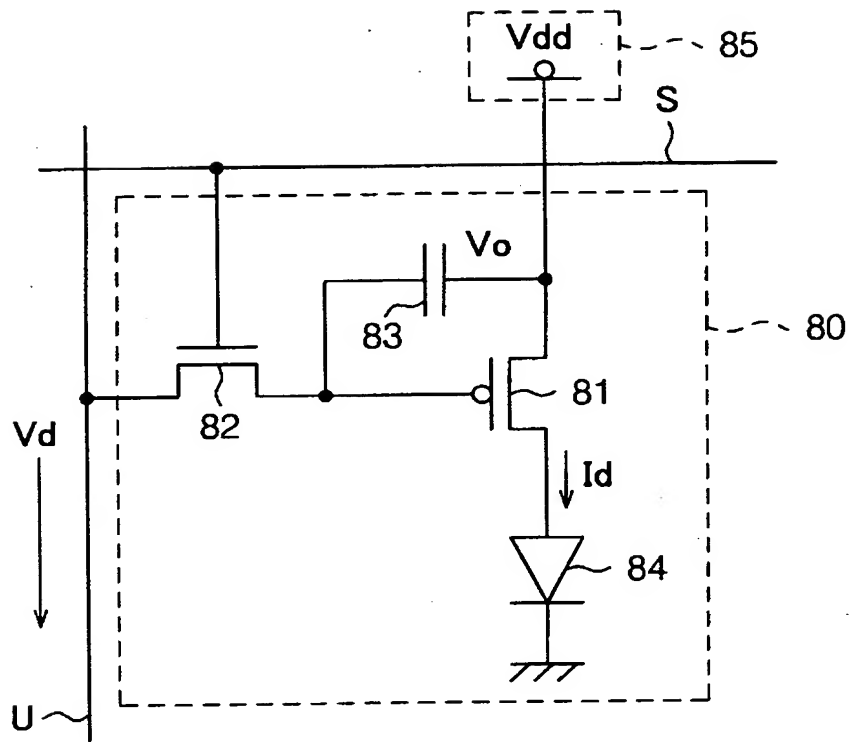
【図 8】



【図 9】



【図 1 0】



【書類名】 要約書

【要約】

【課題】 大きなレンズを実現するための充電電圧を容量素子に供給することができるとともに、電子素子の消費電力を低減させることができる電子回路、電子回路の駆動方法、電気光学装置、電気光学装置の駆動方法及び電子機器を提供する。

【解決手段】 駆動用トランジスタ T_{rd} のソースに、異なる駆動電圧を有する第 1 の駆動電圧 V_{dda} 及び第 2 の駆動電圧 V_{ddb} を供給するようにした。

そして、データ書き込み期間においては、駆動用トランジスタ T_{rd} に供給する駆動電圧を第 2 の駆動電圧 V_{ddb} より高い第 1 の駆動電圧 V_{dda} にした。又、発光期間においては、駆動用トランジスタ T_{rd} に供給する駆動電圧を第 1 の駆動電圧 V_{dda} より低い第 2 の駆動電圧 V_{ddb} にした。

【選択図】 図 3

出 願 人 履 歴 情 報

識別番号 [000002369]

1. 変更年月日 1990年 8月20日
[変更理由] 新規登録
住 所 東京都新宿区西新宿2丁目4番1号
氏 名 セイコーエプソン株式会社